

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-083625

(43)Date of publication of application : 25.03.1994

(51)Int.Cl. G06F 9/40
G06F 12/10

(21)Application number : 05-004890

(71)Applicant : INTERNATL BUSINESS MACH
CORP <IBM>

(22)Date of filing : 14.01.1993

(72)Inventor : ALPERT ALAN I
CLARK CARL E
FREY JEFFREY A
MALL MICHAEL G

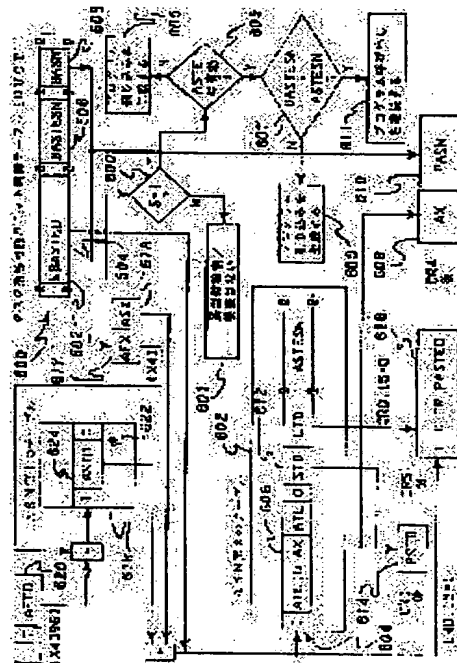
(30)Priority

Priority number : 92 847555 Priority date : 06.03.1992 Priority country : US

(54) METHOD FOR ACCESS TO BASE ADDRESS SPACE AND SYSTEM FOR THE SAME

(57)Abstract:

PURPOSE: To provide a PROGRAM CALL for the reference space of a task designation enabling unit.
CONSTITUTION: A reference space is identified, and one reference address space parameter or more are retrieved from a DUCT to be used at the time of performing access to corresponding control information positioned in a second table 602 of an address space number. A BASTEO 504 is retrieved from a DUCT 500, and 6 zeros are added to the right side of the BASTEO for forming an actual address at the time of obtaining an entry 604 (ASTE) of the table 602. A permission index (AX) 606 of the ASTE and a BASN 508 are respectively placed in a control register 4 of a 608 (AX) and a 610 (PASN), a segment table indication 612 of the ASTE is placed in a control register 1 of a PSTD 614, and an actual SDTE address is placed in a control register 5 of a 616 as a PASTE0. The entry of the second table of an ASN is obtained by using a BASTEO positioned at the DUCT.



LEGAL STATUS

[Date of request for examination] 02.06.1993

[Date of sending the examiner's decision of rejection] 20.08.1996

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-83625

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl.⁵

G O 6 F 9/40

12/10

識別記号

3 1 0 D 9189-5B

H 7608-5B

庁内整理番号

9189-5B

FI

技術表示箇所

審査請求 有 請求項の数 6 (全 15 頁)

(21)出願番号

特願平5-4890

(22)出題日

平成5年(1993)1月14日

(31)優先権主張番号 8 4 7 5 5 5

(32)優先日 1992年3月6日

(33)優先権主張国 米国 (U S)

(71)出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS
MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(72)発明者 アラン イアン アルバート

アメリカ合衆国12533、ニューヨーク州ホ
ープウエル ジャンクション、ウッドクレ
スト ドライヴ 17

(74)代理人 弁理士 頓宮 孝一 (外4名)

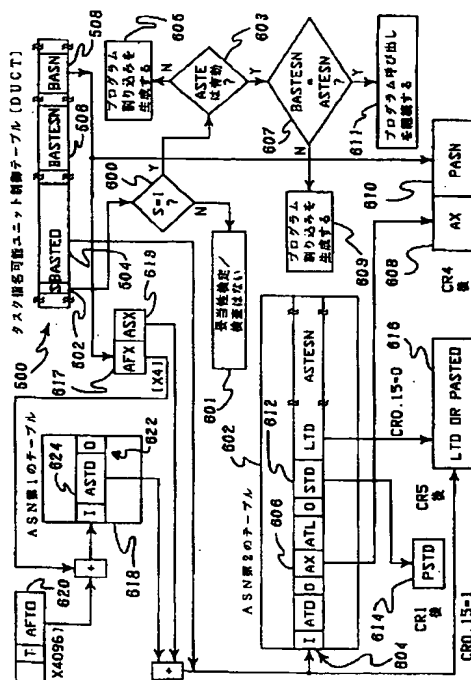
[最終頁に続く](#)

(54)【発明の名称】 基準アドレス空間のアクセス方法及びシステム

(57)【要約】 (修正有)

【目的】 タスク指名可能ユニットの基準空間に対しPROGRAM・CALLを提供する。

【構成】 基準空間を識別し、アドレス空間番号の第2のテーブル602に位置付けられた対応する制御情報にアクセスする際に使用すべきDUCTから一つ以上の基準アドレス空間パラメータを検索する。BASTEO504はDUCT500から検索され、テーブル602のエントリ604(ASTE)を得る際に実アドレスを形成するために6個のゼロがBASTEOの右側に追加される。ASTEの許可インデックス(AX)606とBASN508はそれぞれ608(AX)と610(PASN)の制御レジスタ4に、ASTEのセグメントテーブル指示612はPSTD614の制御レジスタ1に、実ASTEアドレスはPASTEOとして616の制御レジスタ5に置かれる。DUCTに位置付けられるBASTEOを使用することによってASNの第2のテーブルのエントリを得る。



【特許請求の範囲】

【請求項1】 基準アドレス空間に別のアドレス空間からアクセスするための方法であって、

(a) 基準アドレス空間をアクセスすべきかどうかを決定するためにPROGRAM・CALL命令によって位置付けられるインディケータを検査する工程と、

(b) 前記インディケータによって前記基準空間をアクセスすべきことが指示される場合、アクセスすべき基準空間を定義する際に使用するための制御テーブルから一つ以上のパラメータを検索する工程と、

(c) 基準空間を識別し、識別された基準空間の対応付けられる制御情報にアクセスするために前記検索された一つ以上のパラメータを使用する工程と、
を有する基準アドレス空間のアクセス方法。

【請求項2】 前記検索工程は、タスク指名可能ユニット制御テーブルから前記一つ以上のパラメータを検索することを有する請求項1に記載の基準アドレス空間のアクセス方法。

【請求項3】 前記PROGRAM・CALL命令は、エントリテーブル入口に前記インディケータを位置付けする請求項1に記載の基準アドレス空間のアクセス方法。

【請求項4】 基準アドレス空間に別のアドレス空間からアクセスするためのシステムであって、

(a) 基準アドレス空間をアクセスすべきかどうかを決定するためにPROGRAM・CALL命令によって位置付けられるインディケータを検査する手段と、

(b) 前記インディケータ手段によって前記基準空間をアクセスすべきことが指示される場合に、アクセスすべき基準空間を定義する際に使用するための制御テーブルから一つ以上のパラメータを検索する手段と、

(c) 基準空間を識別し、識別された基準空間の対応付けられる制御情報にアクセスするために前記検索された一つ以上のパラメータを使用する手段と、
を有する基準アドレス空間のアクセスシステム。

【請求項5】 前記検索手段は、タスク指名可能ユニット制御テーブルから前記一つ以上のパラメータを検索するための手段を有する請求項4に記載の基準アドレス空間のアクセスシステム。

【請求項6】 前記PROGRAM・CALL命令は、エントリテーブル入口に前記インディケータを位置付けする請求項4に記載の基準アドレス空間のアクセスシステム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は概してデータ処理システム内の仮想アドレス空間に係り、詳細には、アドレス空間から基準(ベース)アドレス空間に発行(送出)可能であるとともに、基準アドレス空間のタスク指名可能ユニットにおいて実行するPROGRAM・CALL(プ

ログラム呼び出し)命令に関する。

【0002】

【従来の技術】多重仮想アドレス空間で仮想アドレス指定を用いるデータ処理システムは周知であり、例えば、MVS制御プログラミングを用いたIBMシステム/390などのシステムを有する。IBMシステム/390の編成及びハードウェア/構造的様相は、「IBMシステム/390操作の原理」形式番号第SA22-7201-00号に記載されている。MVSシステムは他の多くのデータ処理システムと同様に、例えば、中央処理装置(CPU)と主記憶装置を備えている。CPUは、命令の実行、割り込み動作、タイミング機能、初期プログラムローディング及び他のマシン関連機能のための設備を順序付け且つ処理することを含む。主記憶装置は直接アドレス指定可能であり、CPUによるデータの高速度処理を実行する。主記憶装置は物理的にCPUと統合されるか、又は独立型装置で構成されるものである。

【0003】一般に、アドレス空間は主記憶装置内に存在し、そこでは、アドレス空間は整数の連続したシーケンス(又は仮想アドレス)であり、各々の数を記憶装置内のバイト位置に対応付けることを可能にする特定の変換パラメータを伴う。シーケンスはゼロから始まり、左から右に進む。

【0004】仮想アドレスが主記憶装置にアクセスするためにCPUによって使用される場合、まず動的アドレス変換(DTA)によって実アドレスに変換され、次にプレフィックスによって絶対アドレスに変換される。DATは、変換パラメータとして二つのレベルのテーブル(セグメントテーブルとページテーブル)を用いる。セグメントテーブルの指示(起点及び長さ)は制御レジスタのDATによって使用されるか、又はアクセスレジスタによって指定されたものとされる。

【0005】DATは異なる時間に、別々の制御レジスタの、又はアクセスレジスタによって指定されたセグメントテーブル指示を使用する。その選択は、現プログラム状態語(PSW)において指定された変換モードによって決定される。4つの変換モード、即ち、一次空間モード、二次空間モード、アクセスレジスタモード(ARモード)及びホーム空間モード、が利用可能である。これらの変換モードしだい別々のアドレス空間のアドレス指定が可能である。

【0006】CPUが一次空間モード又は二次空間モードにある時はいつでも、CPUは一次アドレス空間と二次アドレス空間の二つのアドレス空間に属する仮想アドレスを変換することができる。CPUがアクセスレジスタモードにある時はいつでも、CPUは16個までのアドレス空間、即ち、一次アドレス空間及び15個までのAR-指定アドレス空間、の仮想アドレスを変換することができる。CPUがホーム空間モードにある時はいつでも、CPUはホームアドレス空間の仮想アドレスを

3

変換することができる。

【0007】一次アドレス空間は、一次仮想アドレスから成るためにそのようなものとして識別され、一次仮想アドレスは一次セグメントテーブル指示によって変換される。同様に、二次アドレス空間は、二次セグメントテーブル指示によって変換される二次仮想アドレスから成り、AR 指定アドレス空間は、AR 指定セグメントテーブル指示によって変換されるAR 指定仮想アドレスから成り、さらにホームアドレス空間は、ホームセグメントテーブル指示によって変換されるホーム仮想アドレスから成る。一次及び二次セグメントテーブル指示はそれぞれ制御レジスタ1と7にある。AR 指定セグメントテーブル指示は、制御レジスタ1と7、及びASN第2のテーブルエントリと称されるテーブルエントリにある。ホームセグメントテーブル指示は制御レジスタ13にある。

【0008】アクセスレジスタモードは、「データと多重アドレス空間に対する選択的プログラムアクセスの許可」と題するアメリカ特許第5、023、773号に示される。このアメリカ特許では、コンピュータシステムの主記憶装置のアドレス空間に対するアクセスを多重アドレス空間機能のもとで実行中のプログラムによって許可するためのプログラム許可機構が述べられている。多重アドレス空間機能によって16個の32ビットアクセスレジスタが付与され、アクセスレジスタモードで動作する場合、アクセスレジスタの内の一つを用いてDATによって使用されるセグメントテーブルを指定することによって論理アドレスが関連しているアドレス空間を指定して、そのアドレス空間に対する論理アドレスを変換することができる。

【0009】プログラムは、例えば、変換モードを一次空間モード又はホーム空間モードに変更するように半特権的SET・ADDRESS・SPACE・CONTROL(セットアドレス空間制御)命令を用いることによって、異なるアドレス空間をアドレス指定可能にすることができる。しかしながら、SET・ADDRESS・SPACE・CONTROLはスーパーバイザ状態においてのみホーム空間モードを設定することができる。さらにプログラムは、制御レジスタ1と7のセグメントテーブル指示を変更するための他の半特権的命令を用いて、またアクセスレジスタの内容を変更するための非特権的命令を用いることによって、他のアドレス空間をアドレス指定可能にすることができる。制御レジスタ13のホームセグメントテーブル指示を変更するための特権LOAD・CONTROL(ロード制御)命令のみが使用可能である。

【0010】ホームアドレス空間機能は、「命令及びオペランドフェッチを制御し、演算を格納するためにホームアドレス空間セグメントテーブルを用いて制御ブロックにアクセスするオペレーティングシステム」と題した

4

アメリカ特許第4、943、913号に述べられている。特に、オペレーティングシステムが多重アドレス空間環境において命令及びデータにアクセスするための手段を提供する方法が記載されている。この方法は、タスク指名可能な作業単位を定義するための制御ブロックを含むホームアドレス空間としてのタスク指名可能な作業単位による最優先アドレス空間をタスク指名する工程と、ホームアドレス空間における仮想アドレス変換を行なうために制御レジスタの内の一つのレジスタにおけるホームアドレス空間のセグメントテーブルにポインタをロードする工程と、CPUのプログラム状態語のフィールドにアドレス空間制御ビットを設定することによってホームモードを識別し、ホームアドレス空間の仮想アドレスとデータを変換するようにホームアドレス空間セグメントテーブルをDATによって使用されるべきものにする工程と、さらに、ホームアドレス空間セグメントテーブルを用いたオペレーティングシステムで制御ブロックにアクセスすることによって命令及びオペランドフェッチを予測可能に制御し、ホームアドレス空間におけるタスク指名可能な作業単位に対するホームアドレス空間との間の演算を格納する工程と、を有する。

【0011】アドレス空間には、制御プログラムによってアドレス空間番号(ASN)を割り当てることができる。ASNは、主記憶装置の2レベルのテーブル構造内でアドレス空間に関する情報を含むASN第2のテーブルエントリを指定する。ASN第2のテーブルエントリが有効として示されると、このエントリはアドレス空間を定義するセグメントテーブル指定を含む。

【0012】一定の環境において、制御レジスタ1又は7に新しいセグメントテーブル指示を置く半特権命令はASN第2のテーブルエントリからこのセグメントテーブル指示を取り込む。これらの命令の内の幾つかはASN変換機構を使用し、ASNが与えられると、ASN変換機構は指示されたASN第2のテーブルエントリを位置付けすることができる。

【0013】一次及び二次アドレス空間に対するASNは制御レジスタ内の位置に割り当てられる。一次ASNと称される一次アドレス空間のASNには制御レジスタ4のビット16乃至31が割り当てられ、二次ASNと称される二次アドレス空間に対しては制御レジスタ3のビット16乃至31が割り当てられる。

【0014】アドレス空間を用いてユーザ間をある程度分離することができる。各ユーザに対して完全に異なるアドレス空間が存在することになり、このために完全な分離を提供するか、又は各アドレス空間の一部を単一の共通記憶エリアにマップすることによって共用エリアが提供される可能性もある。さらに、一アドレス空間内の一プログラムはアメリカ特許第4、366、537号において示されるように、データにアクセスしたり、もしくは別のアドレス空間(クロスメモリモードと称され

10

20

30

40

50

5

る) のプログラムを呼び出すことができる。

【 0 0 1 5 】 「異なる記憶保護キーを有する異なるアドレス空間の間におけるプログラム制御又はデータの転送のための許可機構」と題したこのアメリカ特許第4、366、537号では、記憶保護キーマスクの使用ならびに二重アドレス空間メモリ参照と、プログラムサブシステムリンケージと、許可制御による主記憶装置アドレスへのアドレス空間番号変換と、を備えた基本許可制御の規定が述べられている。一次アドレス空間から二次アドレス空間に情報を移動させる能力は二次セグメントテーブルを有し、これは二次セグメントテーブル起点及び二次セグメントテーブル長によって定義される。「MOV E・TO・SECONDARY(二次への移動)」命令は、一次アドレス空間と二次アドレス空間との間でデータを移動させる際に用いられる。

【 0 0 1 6 】 命令がアドレス空間で実行されるオーダは、プログラム状態語(PSW)によって制御される。PSWはさらに、現在実行中のプログラムに対するシステムの状態を表示する。各プロセッサは一つの現PSWのみを有する。

【 0 0 1 7 】 現PSWは、実行されるべき次の命令を表示するCPUのハードウェア情報である。これはまた、CPUがI/O(入出力)割り込み、外部割り込み、マシン検査割り込み及び一定のプログラム割り込みに対して使用可能であるか又は使用不能であるかどうかを表示する。CPUが使用可能である場合、これらの割り込みが生じることがある。CPUが使用不能である場合、これらの割り込みは無視されて未決の状態になる。(未決割り込みは、使用不能状態で実行する作業単位がイネーブルする場合に処理される。)

【 0 0 1 8 】 タスク制御ブロック(TCB)は、アドレス空間内で実行するタスクを表わす制御ブロックによって示されるタスク指名可能な作業単位である。タスクは、例えば、ユーザプログラム、及びユーザプログラムを支援するために実行されるシステムプログラムを有することもある。TCBはATTACH(アタッチ)マクロ命令に応答して生成される。ATTACHを発行することによってユーザ又はシステムルーチンはスーパーバイザが起呼者のタスクのサブタスクとしてATTACHマクロ上で指定されるプログラムの実行を開始することを可能にする。サブタスクとして指定されたプログラムはCPU時間に対し競合し、起呼者のタスクに既に割り当てられた一定の資源を使用することもある。

【 0 0 1 9 】 TCBは、先買いされて現在はCPUで実行されていないプロセス(プログラム)のCPU状態を維持するために使用される。代表的なCPU状態は、後述される汎用レジスタ(GPR)、PSW、一次ASN(PASN)及び二次ASN(SASN)を有する。

【 0 0 2 0 】 PASNは、空間スイッチングを備えたPROGRAM・CALL(プログラム呼び出し)と、空

6

間スイッチングを備えたPROGRAM・TRANSFER(プログラム転送)と、PROGRAM・RETURN(プログラム復帰)又はLOAD・ADDRESS・SPACE・PARAMETERS(ロードアドレス空間パラメータ)命令と、によってロードされることができる。PASNが上記命令によってロードされる場合、対応するセグメントテーブル指示子(STD)は一次セグメントテーブル指示子(PSTD)の、制御レジスタ1のビット0乃至31に置かれる。PASNはまた、LOAD・CONTROL(ロード制御)によってロード可能であり、この場合、PASNをSTDに変換するためのトランスレーション(変換)は発生しない。

【 0 0 2 1 】 SASNが上記命令によってロードされると、対応するSTDは二次セグメントテーブル指示子(SSTD)の、制御レジスタ7のビット0乃至31に置かれる。SASNがLOAD・CONTROLによってロード可能であり、この場合、SASNをSTDに変換するためのトランスレーション(変換)は発生しない。

【 0 0 2 2 】 従来技術では、一アドレス空間で実行するプログラムが別のアドレス空間に対しPROGRAM・CALLすることを可能にする(クロスメモリモード)方法が述べられているが、一方では、SUPERVISOR・CALL(スーパーバイザ呼び出し)命令などのMVSサービスをクロスメモリモードにおいて実行させることはできない。さらに、ホーム空間のタスク指名可能ユニットのもとで実行している間、アドレス空間がホームアドレス空間に対しPROGRAM・CALLすることを可能にする機能もない。また、従来技術では特にホームアドレス空間機能は共通記憶装置内に存在する必要があり、さらにMVSサービスの多くがこのモードでは利用できないとされる特権プログラムに限定される。なおまた、従来技術では、PROGRAM・CALLに対応付けられる起呼者のすべてが未知である場合、ホーム空間に対するPROGRAM・CALLが不可能である。

【 0 0 2 3 】

【発明が解決しようとする課題】したがって、従来技術に対応付けられる制約及びクロスメモリモードが取り除かれるタスク指名可能ユニットの基準空間に対しPROGRAM・CALLを提供することが必要である。さらに、クロスメモリ環境を残すことによってMVSサービス(ENQ、OPEN、SVC等)へのアクセスを可能にするための高速機構が必要とされる。なおまた、無許可の起呼者が基準アドレス空間にアクセスすることを可能にすることも必要である。基準アドレス空間でコードとデータの両方に対して容易にアクセスを行なう機構もまた必要である。さらに、クロスメモリサーバーがホーム又は基準アドレス空間のユーザ出口を実行し、その起呼者のすべての事前知識を有するようにクロスメモリサ

ーバーを必要とすることなく(例えば、ユーザ許可を復元するために)スタッキングPCを介してESAリンケージスタックを利用することを可能にする機構が必要とされる。

【 0 0 2 4 】

【課題を解決するための手段】本発明の原理によってタスク指名可能ユニットの基準空間にPROGRAM・CALLを提供するための方法及びシステムを付与することによって従来技術の欠点は克服され、付加的な利点と

【 0 0 2 5 】本発明の原理にしたがって、基準アドレス空間に別のアドレス空間からアクセスするための方法が提供される。この方法は、基準アドレス空間をアクセスすべきかどうかを決定するためにPROGRAM・CALL命令によって位置付けられるインディケータ(標識)を検査することを含む。基準空間をアクセスすべきことがインディケータによって表示されると、アクセスすべき基準空間を定義する際に使用するための制御テーブルから一つ以上のパラメータを検索し、基準空間を識別し、その識別された基準空間についての対応付けられ

る制御情報にアクセスするためにその検索された一つ以上のパラメータを使用する。

【 0 0 2 6 】一実施例において、パラメータはタスク指名可能ユニットの制御テーブルから検索され、基準アドレス空間番号の第2のテーブルエントリ起点及び基準アドレス空間番号を有する。

【 0 0 2 7 】本発明の別の態様において、基準アドレス空間に別のアドレス空間からアクセスするためのシステムが提供される。同システムは、基準アドレス空間をアクセスすべきかどうかを決定するためにPROGRAM・CALL命令によって位置付けられるインディケータを検査するための手段を有する。基準アドレス空間をアクセスすべきことがインディケータによって表示されると、アクセスすべき基準空間を定義する際に使用するための制御テーブルから一つ以上のパラメータを検索し、基準空間を識別し、その識別された基準アドレス空間についての対応付けられる制御情報にアクセスするためにその検索された一つ以上のパラメータを使用するための手段が提供される。

【 0 0 2 8 】タスク指名可能ユニットの基準空間にPROGRAM・CALLを提供するための本発明の方法及びシステムは、クロスメモリ環境を残すことによってMVSサービスに対するアクセスを可能にするための高速機構を付与する。さらに、無許可の起呼者のそれらのホームアドレス空間へのアクセスを可能にし、基準アドレス空間でコードとデータの両方に対するアクセスを容易に行なう。ここで述べられている方法及びシステムはまた、クロスメモリサーバがホームアドレス空間でユーザ出口を実行し、その起呼者すべての事前知識を有するようにクロスメモリサーバを必要とすることなくスタッ

キングPCを介してESAリンケージ(連係)スタックを利用することを可能にする。この方法とシステムは、クロスメモリモードのネスティングのいかなる深さをも支援する。

【 0 0 2 9 】

【実施例】本発明の原理によるタスク指名可能ユニットの基準空間にPROGRAM・CALLを提供するための方法とシステムに対応付けられるハードウェア構成要素の一例は図1に示される。図1に示されるように、システム100は例えば、主記憶装置102、一つ以上の中央処理装置(CPU)104及び一つ以上の入出力(I/O)デバイス106を有する。

【 0 0 3 0 】一般に、入力デバイス106はデータとプログラムの内の少なくとも何れか一方を主記憶装置102にロードするために使用され、中央処理装置104は、主記憶装置から格納されたプログラム又はデータにアクセスするために使用される。既述されたように、主記憶装置102は一つ以上のアドレス空間108を有し、そこではアドレス空間は整数個の連続するシーケンス(又は仮想アドレス)であり、各々の数を記憶装置内のバイト位置に対応付けることのできる特定の変換パラメータを伴う。一般には、完全な仮想アドレス空間108は主記憶装置内には存在しない。代わりに、一つ以上のプロセッサによってアクセス又は使用されているプログラム又はデータに対応付けられる部分のみが主記憶装置内に存在する。

【 0 0 3 1 】現在タスク指名されたタスク制御ブロック(TCB)又はタスク指名可能ユニットを含むアドレス空間は、ここでは基準アドレス空間又は基準空間と呼ばれている。IBM社の多重仮想記憶(MVS)オペレーティングシステムの現実行において、基準空間は、IBMの「エンタープライズシステムズアーキテクチャ/390(Enterprise Systems Architecture/390)」、操作の原理において詳細に記載されているホームアドレス空間(ホーム空間)に等しい。しかしながら、他のオペレーティングシステムでは基準空間はホーム空間とは区別されることがある。

【 0 0 3 2 】タスク指名可能ユニット(又はTCB)に対応付けられるプログラムは実行中である間はPROGRAM・CALL命令(PC)を発行し、これによって制御の異なるレベル又は同一レベルで作動するプログラム間で制御を転送するための保護機構が提供される。一アドレス空間のプログラムによる別のアドレス空間のプログラムに対するPROGRAM・CALLは、空間スイッチング(PC-s)操作によるPROGRAM・CALLと呼ばれる(これが発生する場合、システムはクロスメモリモードで動作している)。空間スイッチングのない同一アドレス空間のプログラムに対するPROGRAM・CALLは、現一次(PC-cp)操作に対するPROGRAM・CALLと呼ばれる。

【0033】PC - s s 操作によって、プログラム呼び出しの連鎖が発生することが可能とされる。即ち、例えば、基準空間のタスク指名可能ユニットのもとで実行するプログラムは、別のアドレス空間、例えば、アドレス空間A、のプログラムに対しPROGRAM・CALLを送出する。次に、同じタスク指名可能ユニットの制御のもとでなお実行中である間、アドレス空間Aのプログラムはアドレス空間Bなどのプログラムに対しPROGRAM・CALLを送出する。本発明の原理によると、PC - s s 操作中に、PROGRAM・CALLもまた、基準空間の同一のタスク指名可能ユニットのもとで実行中にアドレス空間の何れか一つから基準空間に対し送出されることがある。上述したように、基準空間に対するこのPROGRAM・CALLは、呼び出しの連鎖内のいずれにも発生することがあり、どこから呼び出されたかを知っている呼び出しを発行するプログラムなしに発生することもできる。即ち、アドレス空間Bのプログラムは基準空間に対しPROGRAM・CALLを送出した場合、基準空間のプログラムによって最初に呼び出されたアドレス空間Aのプログラムによってアドレス空間Bのプログラムが呼び出されたかを知ることは必要でない。

【0034】図2において、PROGRAM・CALL命令200はopコード202と第2のオペランドアドレス(オペランド-2アドレス)204を有する。アドレス204の長さは一般には31ビットであり、右端の20ビットはPROGRAM・CALL(PC)番号と称される。PC番号は、エントリテーブル入口(ETE)206を位置付けるためにPROGRAM・CALL命令の実行中に変換される。変換の際に、20ビットのPC番号はリンケージインデックス(LX)208とエントリインデックス(EX)210の2つのフィールドに分割される。リンケージインデックス208はリンケージテーブル212に対するインデックスであり、PC番号の左端の12ビットによって示され、また、エントリインデックス210はエントリテーブル214に対するインデックスであり、PC番号の右端の8ビットによって示される。リンケージテーブル212とエントリテーブル214は、主記憶装置102内に存在するシステム制御テーブルである。リンケージテーブル212の起点(LTO)216と長さ(LTL)218は、制御レジスタ5又は一次ASN第2テーブルエントリ(一次ASTE)のリンケージテーブル指示220によって指定される(一次ASTEの起点は制御レジスタ5内にある)。即ち、アドレス空間機能(ASF)制御(制御レジスタ0のビット15)が0であると、リンケージテーブル指示は制御レジスタ5から得られ、ASFが1であると、リンケージテーブル指示は一次ASTEのビット12乃至15(ビット96乃至127)から得られる。

【0035】リンケージインデックス208は、リンケージテーブル212からエントリ222を選択するためにリンケージテーブル起点216と関連して使用される。特に、リンケージテーブルエントリ222の31ビットの実アドレスは、リンケージテーブル起点216の内容の右側に7個のゼロを追加し、右端には2個のゼロと左端には17個のゼロを追加したリンケージインデックス208を加算することによって得られる。ビット位置0へのけた上げは無視される。

10 【0036】リンケージテーブルエントリ222の選択の次に、リンケージテーブルエントリ222内に位置付けられたエントリテーブル起点(ETO)224は、エントリテーブル214からエントリ206を選択するためにエントリインデックス210と関連して使用される。特に、エントリテーブル入口206の31ビットの実アドレスは、エントリテーブル起点224の右側に6個のゼロを追加し、右端には5個のゼロと左端には8個のゼロを追加したエントリインデックス210を加算することによって得られる。ビット位置0へのけた上げ

20 は、あるにしても無視される。
【0037】本発明の原理にしたがって、一実施例では、ASFは1であるので、32バイトのエントリテーブル入口は、以下で説明されるようにタスク指名可能ユニットの基準空間にPROGRAM・CALLを提供する際に使用される。(ASFが0であると、各エントリテーブル入口は16バイトである。)32バイトのエントリテーブル入口の一例は図3に示される。エントリテーブル入口に対応付けられるビット(フィールド)の多くは周知であり、したがって簡単に説明するのみとする。しかしながら、ビット129の「B」ビットは本発明の原理にしたがってエントリテーブル入口に追加されており、このため以下で詳述される。

【0038】図3を参照すると、本発明によってエントリテーブル入口のフィールドは以下に示されたものを有する。

【0039】(a)許可キーマスク300: PROGRAM・CALL命令を送出するプログラムが問題状態にある場合にこのエントリポイント(入口点)を呼び出すように許可されるかどうかを検査するためにビット0乃至15が使用される。許可キーマスクと制御レジスタ3の現行プログラム状態語(PSW)キーマスクとの論理積をとり、その結果はすべてのゼロに対して検査される。結果がすべてゼロであると、特権命令例外が認識される。検査はスーパーバイザ状態では実行されない。

【0040】(b)アドレス空間番号(ASN)302: ビット16乃至31は、PROGRAM・CALLスイッチング状態又はPROGRAM・CALL現一次子が発生すべきものかどうかを指定する。ビット16乃至31がすべてゼロである場合、PC - c pは指定される。ビット16乃至31はすべてがゼロではない場

11

合、PC - s s は指定され、ビットは一次ASNに置き換わるASNである。

【0041】(c) エントリアドレス指定モード(A) 304: ビット32は、PROGRAM・CALL 操作の一部としてのアドレス指定モードビットである、現PSWのビット32に代わる。ビット32がゼロである場合、ビット33-39もまたゼロである必要があり、そうでなければ、PC変換指定例外が認識される。

【0042】(d) エントリ命令アドレス306: 右側にゼロが追加されたビット33乃至62は、PROGRAM・CALL 操作の一部としてPSWの命令アドレスに代わる命令アドレスを形成する。

【0043】(e) エントリ問題状態(P) 308: ビット63は問題状態ビットに置き換わり、現PSWのビット15はPROGRAM・CALL 命令の一部とされる。

【0044】(f) エントリパラメータ310: ビット64乃至95はPROGRAM・CALL 操作の一部としての汎用レジスタ4に置かれる。

【0045】(g) エントリキーマスク312: ビット96乃至111は、ビット132のPSWキーマスクがゼロの場合、制御レジスタ3のPSWキーマスクに論理和されるか、又はビット132が1の場合、スタッキングPROGRAM・CALL 操作の一部としての制御レジスタ3のPSWキーマスクに置き換わる。ビット96乃至111は基本PROGRAM・CALL 操作の一部としてPSWキーマスクに論理和される。

【0046】(h) PC型ビット(T) 314: ビット128は1の時に、PROGRAM・CALL 命令がスタッキングPROGRAM・CALL 操作を実行すべきであることを指定する。スタッキングPROGRAM・CALL 操作は、異なるアドレス空間に存在し、異なるレベルの許可を有するプログラムを連係(リンク)することができる。本発明の好ましい実施例において、基準空間に対するPROGRAM・CALLはスタッキングPROGRAM・CALLであり、従ってT=1になる。

【0047】PC型ビットがゼロの場合、PROGRAM・CALL 命令は基本PROGRAM・CALL 操作を実行する。

【0048】(i) PCからDUまでの(PCtoDU) 基準空間ビット(B) 316: ビット129は、基準空間に対するPROGRAM・CALLが実行されるべきか否かを指示するために本発明の原理にしたがってエントリテーブル入口(エントリ)に加算されている。ビット129がゼロに等しいと仮定すると、タスク指名可能ユニットの基準空間に対するPROGRAM・CALLは発生することにはならない。しかしながら、ビット129が1に等しいと、タスク指名可能ユニットの基準空間に対するPROGRAM・CALLは発生し、対

12

応付けられる制御情報を伴った基準空間は以下に記載されるように本発明によって識別される。好ましい実施例において、ビット316は、送出されたPROGRAM・CALLがスタッキングPROGRAM・CALLである場合にのみ有効であり、このためTビット314は1に等しい。

【0049】制御プログラムサービスは、ETE206にBビットを設定するために提供される。ビットの設定方法は周知である。例えば、MVSにおいて制御プログラムはETDEF及びETCREマクロを用いてビットを設定する。

【0050】(j) PSWキー制御(K) 318: ビット131は1の時に、ビット136乃至139がスタッキングPROGRAM・CALL 操作の一部としてPSWのPSWキーに置換することを指定する。このビットがゼロの場合、PSWキーはもとのままの状態である。ビット131は基本PROGRAM・CALL 操作の際に無視される。

【0051】(k) PSWキーマスク(PSW-key-Mask) 制御(M) 320: ビット132は1の場合、ビット96乃至111がスタッキングPROGRAM・CALL 操作の一部として制御レジスタ3のPSWキーマスクに代わることを指定する。このビットがゼロの場合、ビット96乃至111はスタッキングPROGRAM・CALL 操作の一部として制御レジスタ3のPSWキーマスクに論理和される。ビット132は基本PROGRAM・CALL 操作の際には無視される。

【0052】(l) 拡張許可インデックス(Extended-Authorization-Index) 制御(E) 322: ビット133は1である時、ビット144乃至159がスタッキングPROGRAM・CALL 操作の一部として制御レジスタ8の現行拡張許可インデックスに代わることを指定する。このビットがゼロである場合、現行拡張許可インデックスはもとのままの状態である。ビット133は基本PROGRAM・CALL 操作の際に無視される。

【0053】(m) アドレス空間制御(Address-Space-Control)の制御(C) 324: ビット134は1である時、現PSWのビット17がスタッキングPROGRAM・CALL 操作の一部としての1に設定されることを指定する。このビットがゼロの時に、ビット17はゼロに設定される。スタッキングPROGRAM・CALL 命令が送出されると、CPUが一次空間モード又はアクセスレジスタモードの何れかであるために、その結果としてビット134が1であるとCPUはアクセスレジスタモードに置かれ、ビット134がゼロであるとCPUは一次空間モードに置かれる。ビット134は基本PROGRAM・CALL 操作の際に無視される。

【0054】(n) 二次ASN制御(S) 326: ビ

ット135は1の時に、ビット16乃至31が新しい二次ASNになり、また新しいSSTDが空間スイッチング操作(PC-s s)によるスタッキングPROGRAM・CALLの一部として新しいPSTDに等しく設定されることを指定する。このビットがゼロの時に新しいSASNとSSTDは呼び出しプログラムのPASNとPSTDにそれぞれ等しいように設定される。ビット135は、基本PROGRAM・CALL操作とスタッキングPROGRAM・CALLから現一次子までの(PC-c p)操作の際には無視される。

【0055】(o) エントリキー(EK)328: ビット136乃至139は、PSWキー制御のビット131が1である場合にスタッキングPROGRAM・CALL操作の一部としてPSWのPSWキーに置き換わる。ビット131がゼロの場合、ビット136乃至139は無視され、現PSWキーはもとのままで変わらない。ビット136乃至139は基本PROGRAM・CALL操作の際には無視される。

【0056】(p) エントリ拡張許可インデックス330: ビット144乃至159は、拡張許可インデックス制御のビット133が1の時にスタッキングPROGRAM・CALL操作の一部として現拡張許可インデックスである制御レジスタ8のビット0乃至15に置き換わる。ビット133がゼロの場合、ビット144乃至159は無視され、現拡張許可インデックスはもとのままで変わらない。ビット144乃至159は基本PROGRAM・CALL操作の際には無視される。

【0057】(q) ASTEアドレス332: ビット16乃至31はすべてがゼロではない時、右側に6個のゼロが追加されたビット161乃至185は、ASN変換プロセスをビット16乃至31に適用することによって生じる実ASNの二次テーブルエントリ(ASTE)アドレスを形成する。PC-s sがASTEアドレスを得るためにビット161乃至185を使用するか、又はASN変換を用いるかは予測不能である。

【0058】ビット33乃至39はビット32がゼロの場合ゼロでなければならず、さもなければ、PC変換指定例外が認識される。

【0059】この点において、本発明の原理に従ってアドレス空間から基準空間へのPROGRAM・CALL命令の実行に戻って説明される。図2について既述されたように、PROGRAM・CALL実行中にPC番号変換は、PROGRAM・CALL命令の第2のオペランドアドレスに対応するエントリテーブルの入口にアクセスするために実行される。PC番号変換の実行の次に、PROGRAM・CALLの実行が続けて行なわれる。

【0060】図4には、現一次子に対するスタッキングPROGRAM・CALL(PC-c p)と空間スイッチングを有するスタッキングPROGRAM・CALL

(PC-s s)を実行するための図2に示されたステップに追加して実行されるステップが述べられる。既に述べられたように、Tビット314(ETE206のビット128)が1に等しい場合、スタッキング操作が実施されなければならない。PROGRAM・CALL命令の実行前に存在していたように、AKM300の値は402において制御レジスタ3のPSWキーマスク(PKM)404との論理積をとられる。402における論理積演算の結果としてすべてにゼロが示され、プログラムが問題状態にある場合、PROGRAM・CALL命令は許可されずにこの点に入り、PROGRAM・CALL操作は終了する。他方、ビットの一つが402の論理積演算において一致するか、又はプログラムがスーパーバイザ状態にある場合、プログラムは許可されてこのエントリでPROGRAM・CALLを実行し、操作は継続する。

【0061】PROGRAM・CALLが許可されると、406のPSW、408のEAX、404のPKM、SASNの410及び412のPASNは、PROGRAM・CALLの前にこれらすべてが存在していたように、リンケージスタック上に置かれる。汎用レジスタの内容、アクセスレジスタの内容及びPC番号もまた、リンケージスタック上に置かれるが、図示されていない。アドレス指定モードビットA304とエントリ命令アドレス306はそれぞれ414と416でPSWに置かれる。同様に、ETE206のPビット308とCビット324は、418と420でPSWにそれぞれ置かれる。Kビット318が1に等しい場合、ETE206のエントリキー(EK)328は422でPSWのキーに置かれる。Eビット322が1に等しい場合、エントリEAX(EEAX)330は制御レジスタ8の424に置かれる。エントリパラメータ(EP)310は426の汎用レジスタ4に置かれる。ETE206のMビット320が1に等しい場合、エントリキーマスク(EKM)312は制御レジスタ3の428においてPKMに置き換わる。しかしながら、Mビット320が0に等しいと、EKM312は、論理和演算430によって制御レジスタ3のPKMに論理和される。PC-c p操作が実行中であるか、又はスタッキングPC-s sが実施中であって、Sビット326が0に等しい場合、412のPASNは制御レジスタ3の432でSASNに置き換わり、制御レジスタ1の434にあるPSTDは制御レジスタ7のSSTD436に置き換わる。スタッキングPC-s sが実施中であり、Sビットが1に等しい場合、制御レジスタ3のSASN432は新しいPASNによって置換され、制御レジスタ7のSSTDは新しいPSTDによって置換される。

【0062】本発明の原理にしたがって、PCからDUまでの基準空間ビット316が1に等しいかどうかについて決定がなされ、参照番号438における「B=1

15

？」のINQUIRY(問い合わせ)を参照する。PCからDUまでの基準空間ビットが1に等しくないと、現一次子に対するスタッキングPROGRAM・CALL又は空間スイッチングを備えたスタッキングPROGRAM・CALLの実行がETE206のASN302を検査することによって続けて行なわれ、INQUIRY440で「ASN=0?」が問われる。ASN302が0に等しい場合、PC-cp操作は実施中であり、この地点で完了される。しかしながら、ASN302が0に等しくない場合、PC-ss操作は実施中であり、この

PROGRAM・CALL実行を完了するために、アドレス空間番号の第2のテーブルエントリ(ASTE)に含まれる関連情報が得られ、PROGRAM・CALL命令のターゲット(目標)であるアドレス空間を定義する際に使用される。ETE206のASN302を用いてPC-ssについてのASN変換を実行するか、又はETE206に位置付けられるASTEアドレスを使用するかのいずれかの方法によってASTEは位置付けられる。

【0063】INQUIRY438の「B=1?」に戻って、エントリテーブル入口206に存在するPCからDUまでの基準空間ビット316が1に等しい場合、本発明の原理に従って、実行中のPROGRAM・CALL命令は、基準空間の現在実行中のタスク指名可能ユニットにおけるアドレス空間から基準空間へのPROGRAM・CALLとなる。基準空間に対するPROGRAM・CALLを完了させるために、基準空間を識別して、基準空間に対応付けられる制御情報を位置付け且つアクセスする必要がある。

【0064】本発明の原理にしたがって、基準空間を識別し、対応付けられる制御情報を検索する際に使用されるパラメータは、タスク指名可能ユニットの制御テーブル(DUCT)500に位置付けられる(図5参照)。各タスク指名可能ユニット又はタスク制御ブロックは対応付けられるDUCTを有し、各DUCTは実記憶装置内に存在する。DUCT500の開始は、DUCT起点(DUCTO)に6個のゼロを追加することによって指定され、このDUCT起点は制御レジスタ2のビット1乃至25に位置付けられる。DUCT500のフォーマットは本発明の原理にしたがって変更されるように、図

5に示される。

【0065】図5を参照すると、DUCT500は例えば、64バイトの長さを有し、以下のフィールドを含むものであり、これらフィールド、即ち、「S」インディケータ502、BASTEO504、BASTESN506及びBASN508(これらすべては後述される)、は本発明にしたがって追加されている。

【0066】「S」インディケータ502は、例えば、DUCT500のビット0に格納され、ASTE妥当性検査(検定)及びASTESN検査(後述)が実行され

16

るべきかどうかを指示するために使用される。

【0067】BASTEO504はDUCT500のビット1乃至25に位置付けられ、基準空間に対応付けられるアドレス空間番号の第2のテーブルエントリの起点を表示する。一実施例において、6個のゼロがBASTEOの右側に追加されることによって、基準空間番号の第2のテーブルエントリ(BASTE)の31ビットの実アドレスを形成する。

【0068】BASTESN506はDUCT500のビット160乃至191に位置付けられ、基準アドレス空間番号の第2のテーブルエントリ連続番号を表わす。例えば、MVSのもとで実行する場合に、基準アドレス空間はホームアドレス空間に等しく、このためにタスク指名可能ユニットが基準空間で実行中であり、基準空間に対するPROGRAM・CALLが送出される場合、基準アドレス空間(又はホームアドレス空間)は必然的に利用できる。これは、基準空間(又はホーム空間)が終了されると、タスク指名可能ユニットもまた終了されるために真である。しかしながら、他のシステムでは、基準空間はホーム空間と等しくないこともあり、このために適切な基準空間に対するPROGRAM・CALLを送出する前にその基準空間をまだ利用できるかどうかを決定することは有利である(これはASTE検証及びASTESN検査と称される)。この決定では、以下に詳述されるように、BASTESN506は「S」インディケータ502とともに用いられる。

【0069】BASN508はDUCT500のビット192乃至207に位置付けられ、基準アドレス空間番号を表わす。BASTEO504、BASTESN506及びBASN508は、ductが生成されるとDUCT内に格納される。例えば、MVSでは、ホームASNの値は、例えば、ATTACH処理の際にBASNに格納される。

【0070】図6を参照して、本発明の原理による基準空間に対するPROGRAM・CALLの実行に関する説明が続けられる。既述されたように、基準空間がホーム空間と等しくないこうしたシステムにおいて、基準空間にプランチングする前に基準空間がまだ利用できるかどうかを知ることは有利である。このように、DUCT500に位置付けられる「S」インディケータ502は、ASTE検証及びASTESN検査を実行すべきかどうか、即ち、INQUIRY600では「S=1?」、を確認するために検査される。「S」が1に等しくない場合、実行すべきASTE検証又はASTESN検査はなく、ステップ601の「検証/検査はない」ことになる。他方、「S」が1に等しい場合、ASNの第2のテーブルインデックス(ASX)無効ビットI(ASTEのビット0)は、ASTEが有効であるか、即ち、INQUIRY603の「ASTEは有効か?」、を確認するために検査される。無効ビットIが1と等し

10

20

30

40

50

17

く、このためASTEが無効である場合、プログラム割り込みが発生し、ステップ605の「プログラム割り込みを生成する」となる。無効ビットが0に等しく、それによってASTEが有効である場合、ASTESN検査は実行される。即ち、BASTESN506はASTEに位置付けられるアドレス空間番号の第2のテーブルエントリ連続番号(ASTESN)と比較され、質問607の「BASTESN=ASTESN?」となり、これらが等しくない場合、プログラム割り込みが発生し、ステップ609の「プログラム割り込みを生成する」となる。BASTESNがASTESNに等しい場合、PROGRAM・CALLの実行が継続し、ステップ611の「プログラム呼び出しを続ける」となる。

【0071】基準空間に対してPROGRAM・CALLの実行を完了させるために、基準空間を識別し、一つ以上の基準アドレス空間制御パラメータを位置付け且つアクセスすることが必要である。本発明の一実施例において、これは基準空間を識別し、アドレス空間番号の第2のテーブル(ASNの第2のテーブル)602に位置付けられた対応する制御情報にアクセスする際に使用するべきDUCTから一つ以上の基準アドレス空間パラメータを検索することによって達成される。

【0072】特に一例では、BASTE0504はDUCT500から検索され、ASNの第2のテーブル602のエントリ604(ASTE)を得る際に使用される実アドレスを形成するために6個のゼロがBASTE0の右側に追加される。ASTE604に提供される情報はPC-ss実行を完了する際に使用される。特に、ASTE604の許可インデックス(AX)606とDUCT500のBASN508は、それぞれ608(AX)と610(PASN)の制御レジスタ4に置かれる。さらに、ASTE604のセグメントテーブル指示(STD)612は614(PSTD)の制御レジスタ1に置かれる。さらにまた、ここに述べられた方法及びシステムがESA環境(CR 0.15=1)に適用可能であるので、実ASTEアドレスはPASTE0としての616の制御レジスタ5に置かれる。

【0073】DUCT500に位置付けられるBAST

18

E0504を使用することによってASNの第2のテーブルのエントリを得るための上記方法が好ましいとされているが、実ASTEアドレスをASN変換によって引き出すことによってASTEを得ることもまた可能である。これは、BASN508をASNの第1のテーブル618内のインデックス(AFX)617と、ASNの第2のテーブル602内のインデックス(ASX)619と、に分割することによって達成される。インデックス617は、ASNの第1のテーブル618にエントリ622の実アドレスを提供するために、ASNの第1のテーブル(AFTO)620の起点に付加される。エントリ622はASNの第2のテーブル起点(ASSTO)624を有し、これはインデックス619と結合されると、ASTE604を得る際に使用される実アドレスを形成する。いったんASTE604がASN変換によって得られると、PROGRAM・CALL実行は上述したように継続される。

【0074】図2、図4及び図6に表され、且つここに記載されているように、タスク指名可能ユニットの基準空間に対するPROGRAM・CALLのための関連ステップのすべてを実行した後で、本発明のPROGRAM・CALL実行が完了される。

【図面の簡単な説明】

【図1】本発明の原理に従ってタスク指名可能ユニットの基準空間にPROGRAM・CALLを提供するためのシステムのハードウェア構成要素のブロック図の一例を示す。

【図2】PROGRAM・CALL命令のPC番号変換操作の論理的流れ図の一例を示す図である。

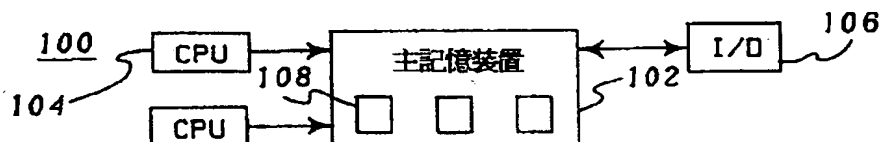
【図3】本発明の原理による32バイトのエントリテーブル入口の一実施例を示す図である。

【図4】本発明の原理によるスタッキングPROGRAM・CALL命令の流れ図の一例を示す図である。

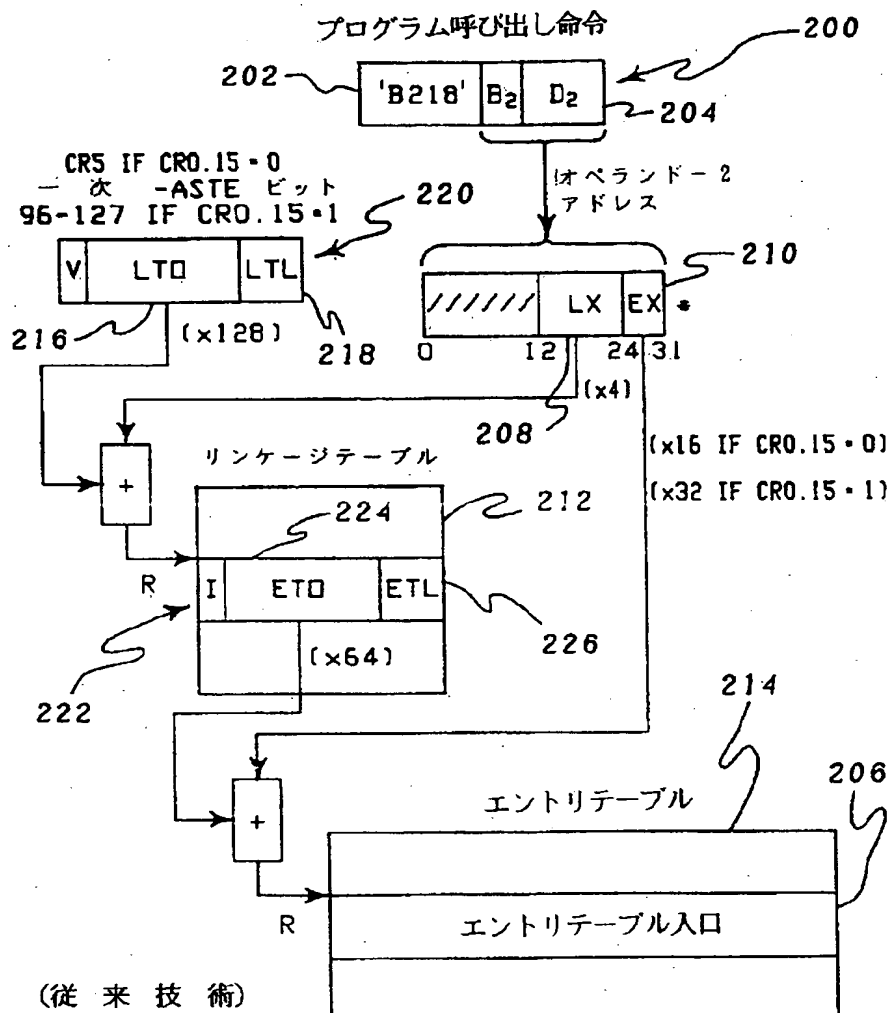
【図5】本発明の原理によるタスク指名可能ユニットの制御テーブルのフォーマットの一例を示す図である。

【図6】本発明に従ってPROGRAM・CALL実行中にASTEを位置付けするための流れ図の一例を示す。

【図1】



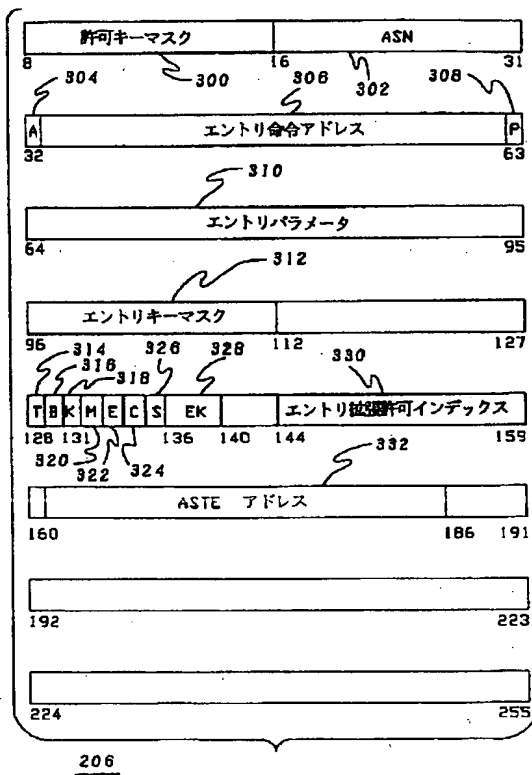
【 図2 】



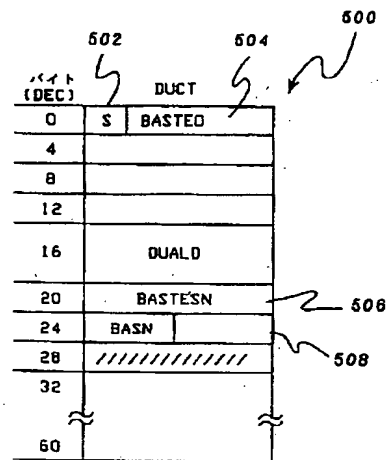
R: アドレスは実である

*: スタッキングPCではPC番号はリンケージスタックに置かれる

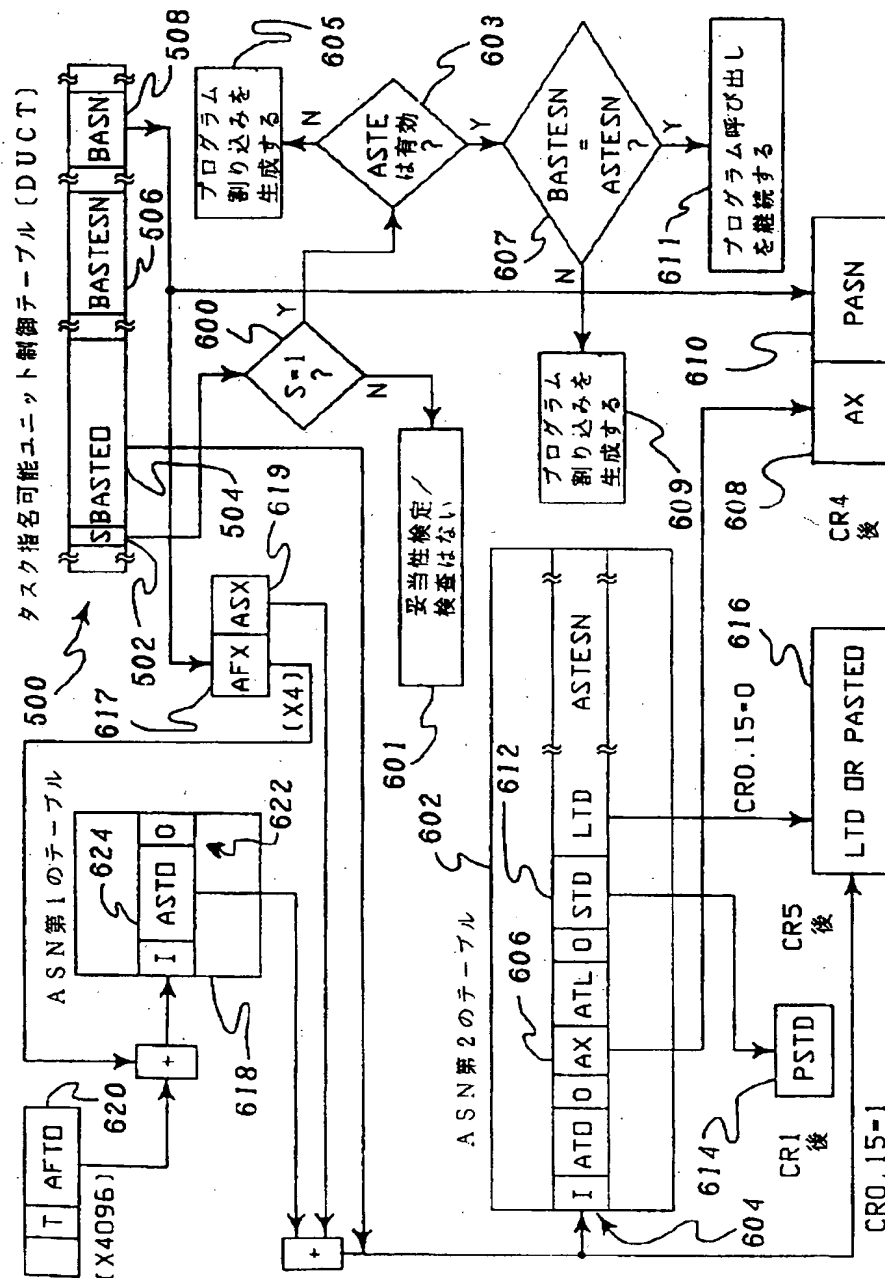
【 図3 】



【 図5 】



【 図6 】



フロントページの続き

(72)発明者 カール エドワード クラーク
 アメリカ合衆国12603、ニューヨーク州パ
 キプシ、バート ドライヴ 46

(72)発明者 ジェフリー アラン フレイ
 アメリカ合衆国12524、ニューヨーク州フ
 イッシュキル、グリーンヒル ドライヴ
 24エイ

(72)発明者 マイケル ジェラルド モール
アメリカ合衆国12540、ニューヨーク州ラ
グランジヴィル、スクエア ウッズ ドラ
イヴ 20